

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re ~~PATENT~~ application of)
Yoshiaki HASEGAWA et al)
Serial No. 09/993,771) Group Art Unit: Unassigned
Filed: November 27, 2001) Examiner: Unassigned
For: METHOD FOR MANUFACTURING)
SEMICONDUCTOR AND METHOD)
FOR MANUFACTURING)
SEMICONDUCTOR DEVICE)

TRANSMITTAL OF PRIORITY DOCUMENT AND CLAIM OF FOREIGN
FILING DATE PURSUANT TO 35 U.S.C. § 119

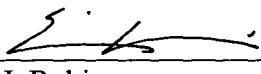
Honorable Commissioner for Patents

Washington, D.C. 20231

Sir:

At the time of filing the above-referenced application, benefit of foreign priority under 35 U.S.C. § 119 was claimed. Submitted herewith is a certified copy of priority document number 2000-360615 to perfect the claim of priority. Acknowledgment is respectfully requested.

Respectfully submitted,


Eric J. Robinson
Reg. No. 38,285

COPY OF PAPERS
ORIGINALLY FILED

Nixon Peabody LLP
8180 Greensboro Drive, Suite 800
McLean, Virginia 22102
(703) 790-9110



日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年11月28日

出願番号

Application Number:

特願2000-360615

出願人

Applicant(s):

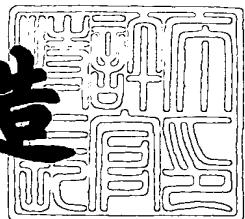
松下電器産業株式会社

COPY OF PAPERS
ORIGINALLY FILED

2001年11月 9日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3099096

【書類名】 特許願
 【整理番号】 2030220059
 【提出日】 平成12年11月28日
 【あて先】 特許庁長官殿
 【国際特許分類】 H01S 3/18
 H01L 33/00
 H01L 21/205

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 長谷川 義晃

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 菅原 岳

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式会社内

【氏名】 宮永 良子

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 半導体の製造方法

【特許請求の範囲】

【請求項1】 基板上にIII族窒化物よりなる第一の半導体層を積層させる工程と、前記第一の半導体層上にエッチングを停止させるIII族窒化物よりなる第二の半導体層を積層させる工程と、前記第二の半導体層上にエッチングで除去されるIII族窒化物よりなる第三の半導体層を積層させる工程とを備えていることを特徴とする半導体の製造方法。

【請求項2】 第二の半導体層が少なくともAl原子を含むIII族窒化物で構成されることを特徴とする請求項1に記載の半導体の製造方法。

【請求項3】 第二の半導体層が第三の半導体層よりもAl組成が高いIII族窒化物で構成されることを特徴とする請求項1に記載の半導体の製造方法。

【請求項4】 第二の半導体層が $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) と $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$, $x \neq y$) の複数層の超格子構造で構成されることを特徴とする請求項1に記載の半導体の製造方法。

【請求項5】 第二の半導体層の超格子構造の周期が波長350nmから500nmに対して反射鏡となり得る膜厚で構成されることを特徴とする請求項4に記載の半導体の製造方法。

【請求項6】 エッチングがドライエッチングであり、ドライエッティング装置にエッチング表面の半導体層を認識できる装置が具備されていることを特徴とする請求項2から5のいずれかに記載の半導体の製造方法。

【請求項7】 エッチング表面の半導体層を認識できる装置がレーザ光と光検出器を利用することを特徴とする請求項6に記載の半導体の製造方法。

【請求項8】 エッチング表面の半導体層を認識できる装置がX線を利用するこことを特徴とする請求項6に記載の半導体の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、青紫光の短波長領域の発光素子に用いるAlInGaN系のIII-V族化合物

半導体の製造方法に関する。

【0002】

【従来の技術】

近年、次世代の高密度光ディスク用光源として青紫色の光を発するレーザダイオードに対する要望が高まり、特に、青紫光の短波長領域で動作可能な窒化ガリウム (GaN) 系のIII-V族化合物半導体発光素子の研究開発が盛んに行われている。しかしながら、このGaN系半導体は化学的に安定で非常に強固であるために、砒化ガリウム (GaAs) や燐化インジウム (InP) のような他のIII-V族化合物半導体で用いられてきたウエットエッチング技術が利用できない。このため、GaN系半導体のエッチングにはドライエッチング技術が利用されている。しかしながら、このドライエッチングではウエットエッチングと比較して、容易に所望の成長膜だけをエッチングしたり、所望の位置でエッチングを停止するような制御が困難である。

【0003】

エッチング停止位置がGaN系レーザの特性に及ぼす影響について、第1の論文に「第61回応用物理学会学術講演会 講演予稿集第1分冊pp.325 (7P-L-4)」がある。この論文では、レーザの動作電流を低減するには、活性層上のp型クラッド層のエッチング残し膜厚を精密に制御する必要があることを示している。また、第2の論文「第47回応用物理学関係連合講演会 講演予稿集第1分冊pp.378 (3-0a-YQ-7)」では、GaN系レーザのドライエッチング中の実時間深さ測定に関して記述されているが、エッチング制御については言及されていない。

【0004】

従来のGaN系半導体のドライエッチングは、あらかじめ $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 1$) 等の混晶組成の異なる各GaN系半導体に対して各々エッチングレートを測定しておく必要がある。実際にレーザ等のデバイスを作製するときには、そのレートを用いて時間で管理してエッチングを制御するのが通例である。しかしながら、この方法ではエッチングレートをこまめに測定管理する必要があると同時に、温度やプラズマ状態等のドライエッチング条件も制御管理する必要があり、生産性や歩留りの低下およびコスト高騰を招くことになる。

【0005】

【発明が解決しようとする課題】

そこで、本発明は、GaN系半導体のエッチング制御を容易に且つ確実にすることを目的とする。

【0006】

【課題を解決するための手段】

本発明に係る第1の半導体の製造方法は、前記の目的を達成し、エッチングを停止させる半導体層を積層させる工程を備えている。

【0007】

第1の半導体の製造方法によると、エッチングを停止させる半導体層を導入することにより、制御性よく所望の位置でエッチングを停止することが可能になる。

【0008】

第2の半導体の製造方法によると、エッチングを停止させる半導体層が少なくともAl原子を含むことにより、エッチングに対する耐性が強くなり、制御性よく所望の位置でエッチングを停止することが可能になる。

【0009】

本発明に係る第3の半導体の製造方法は、前記の目的を達成し、前記第1の半導体製造方法において、エッチングを停止させる半導体層がエッチングで除去する半導体層よりもAl組成が高いために、エッティングレートの違いを利用することで制御性よく所望の位置でエッティングを停止することが可能になる。

【0010】

第4の半導体の製造方法によると、エッティングを停止させる半導体層が $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) と $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$, $x \neq y$) の複数層の超格子構造で構成される。このため、エッティングレートの違いを利用して制御性よく所望の位置でエッティングを停止することが可能になる。

【0011】

本発明に係る第5の半導体の製造方法は、前記の目的を達成し、前記第4の半導体製造方法において、エッティングを停止させる超格子構造の周期が波長350nm

から500nmに対して反射鏡となり得る膜厚で構成される。このため、レーザ素子から放出される自然放出光を外部に漏らすことなく、有効に誘導放出光に導くことが可能になる。

【0012】

第6の半導体の製造方法によると、前記第2から第5までの半導体製造方法において、エッチングがドライエッチングであり、ドライエッチング装置にエッチング表面の半導体層を認識できる装置が具備されている。このため、エッチングを停止させる半導体層がエッチングで除去される半導体層と異なる構成である場合、ドライエッチング装置内でエッチング停止半導体層の認識が可能になり、制御性よく所望の位置でエッチングを停止することが可能になる。

【0013】

本発明に係る第7の半導体の製造方法によると、ドライエッチング装置にエッチング表面の半導体層を認識できるレーザ光と光検出器を利用した装置が具備されている。このため、エッチングを停止させる半導体層がエッチングで除去される半導体層と異なる構成である場合、ドライエッチング装置内でエッチング停止半導体層の認識が可能になり、制御性よく所望の位置でエッチングを停止することが可能になる。

【0014】

第8の半導体の製造方法は、前記の目的を達成し、前記第6の半導体製造方法において、ドライエッチング装置にエッチング表面の半導体層を認識できるX線を利用した装置が具備されている。このため、エッチングを停止させる半導体層がエッチングで除去される半導体層と異なる構成である場合、例えば格子定数が異なる場合など、ドライエッチング装置内でエッチング停止半導体層の認識が可能になり、制御性よく所望の位置でエッチングを停止することが可能になる。

【0015】

【発明の実施の形態】

(第1の実施形態)

本発明に係る第1の実施形態は、GaN系レーザ素子において、ドライエッチングによるリッジ形状加工時に、p型クラッド層の残し厚制御を容易且つ確実にす

ることを目的とする。

【0016】

以下、本発明の第1の実施形態による半導体の製造方法の詳細について図面を参照しながら説明する。

【0017】

図1、図2、図3は、各々本実施形態に係る半導体の製造方法の工程順の断面構成を示している。まず、2インチサイズのサファイアよりなる基板11の表面を、酸溶液を用いて洗浄を行なう。その後、洗浄した基板11をMOVPE装置（図示せず）の反応炉内のサセプターに保持し、反応炉を真空排気する。続いて、反応炉内を圧力が300Torr (1Torr=133.322Pa) の水素雰囲気とし、温度を約1100℃にまで昇温して基板11を加熱し表面のサーマルクリーニングを約10分間行なう。

【0018】

次に、図1(a)に示すように、反応炉を約500℃にまで降温した後、基板11上に、供給量25mmol/minのトリメチルガリウム(TMГ)と、供給量が7.5L/minのアンモニア(NH₃)ガスと、キャリアガスとして水素とを同時に供給することにより、厚さが約20nmのGaNよりなる低温バッファ層を成長させる。この時、V族原料とIII族原料の供給比は6500:1である。続いて、反応炉を約1000℃にまで昇温し、n型ドーパントとしてシラン(SiH₄)ガスも供給して、厚さが約4mmでSi不純物濃度が約 $1 \times 10^{18} \text{ cm}^{-3}$ のn型GaNよりなるn型コンタクト層12を成長させる。次に、トリメチルアルミニウム(TMA)も供給しながら、厚さが約0.7mmでSi不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のn型Al_{0.07}Ga_{0.93}Nよりなるn型クラッド層13を成長させる。続いて、厚さが約100nmでSi不純物濃度が約 $1 \times 10^{18} \text{ cm}^{-3}$ のn型GaNよりなる第1の光ガイド層14を成長させた後、温度を約800℃にまで降温し、キャリアガスを水素から窒素に変更して、トリメチルイソジウム(TMI)とTMГを供給して厚さが約3nmのIn_{0.1}Ga_{0.9}Nよりなる歪量子井戸(3層)と厚さが約9nmのGaNバリア層(2層)からなる多重量子井戸活性層15を成長させる。その後、再び反応炉内の温度を約1000℃にまで昇温しキャリアガスを窒素から水素に戻して、p型ドーパントであるビシンクロペンタジ

エニルマグネシウム (Cp_2Mg) ガスを供給しながら、厚さが約 20 nm で Mg 不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の p 型 $Al_{0.15}Ga_{0.85}N$ よりなるキャップ層 16 を成長させる。次に、厚さが約 100 nm で Mg 不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p 型 GaN よりなる第 2 の光ガイド層 17 を成長させる。続いて、厚さが約 200 nm で Mg 不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の p 型 $Al_{0.07}Ga_{0.93}N$ よりなる p 型第 1 クラッド層 18 を成長させる。次に、Al 組成が p 型第 1 クラッド層 18 よりも高く、厚さが約 50 nm で Mg 不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の p 型 $Al_{0.10}Ga_{0.90}N$ で構成されるエッティング停止層 19 を成長させる。ドライエッティングで p 側に電流狭搾用のリッジ形状を作製する際には、このエッティング停止層 19 でエッティングが終了するため、p 型クラッド層の残し厚としては、p 型第 1 クラッド層 18 (約 200 nm) とエッティング停止層 19 (約 50 nm) の合計膜厚 (約 250 nm) となる。その後、厚さが約 0.4 mm で Mg 不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の p 型 $Al_{0.07}Ga_{0.93}N$ よりなる p 型第 2 クラッド層 20 を成長させ、次に、厚さが約 0.1 mm で Mg 不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ の p 型 GaN よりなる p 型コンタクト層 21 を成長させる。

【0019】

成長終了後、図 1 (b) に示すように、反応炉から基板 11 を取り出し、p 型コンタクト層 21 の表面を有機洗浄およびフッ酸系のウェットエッティングでクリーニングした後、例えば、プラズマ CVD 法を用いて、p 型コンタクト層 21 の上に全面にわたって厚さが約 0.1 mm の二酸化シリコン (SiO_2) よりなる酸化膜 22 を堆積させる。

【0020】

次に、図 1 (c) に示すように、スピナーを用いて酸化膜 22 の上に全面にわたってレジスト膜 23 を塗布する。続いて、図 1 (d) に示すように、フォトリソグラフィー法を用いて、レジスト膜 23 にマスク幅が約 2 mm で約 500 mm ピッチのストライプ状のレジストパターンを GaN の $\langle 1-100 \rangle$ 方向に形成する。次に、図 1 (e) に示すように、このレジストパターンをマスクとして酸化膜 22 に対してフッ酸系の水溶液を用いたウェットエッティングを行なって酸化膜 22 を除去することにより、ストライプ状の酸化膜パターンを形成する。続いて、図 1 (f) に示すように、有機洗浄により酸化膜上のレジスト膜 23 を除去する。

【0021】

続いて、図2（a）に示すように、上記酸化膜パターンが形成された基板11の表面をドライエッチングによってリッジ状に加工する。次に、図2（b）に示すように、プラズマCVD法を用いて、基板11の表面に厚さが約0.1mmの二酸化シリコン（ SiO_2 ）よりなる酸化膜24を堆積させる。

【0022】

次に、図2（c）に示すように、スピナーを用いて酸化膜24の上に全面にわたってレジスト膜25を塗布する。続いて、図2（d）に示すように、フォトリングラフィー法を用いて、レジスト膜25にマスク幅が約40mmで約500mmピッチのストライプ状のレジストパターンをGaNの<1-100>方向に形成する。この際、約40mmのマスク幅内にドライエッチングで加工したリッジが位置するようとする。

【0023】

次に、図2（e）に示すように、このレジストパターンをマスクとして酸化膜24に対してフッ酸系の水溶液を用いたウェットエッチングを行なって酸化膜24を除去することにより、ストライプ状の酸化膜パターンを形成する。続いて、図2（f）に示すように、有機洗浄により酸化膜上のレジストを除去する。

【0024】

続いて、図3（a）に示すように、上記酸化膜パターンが形成された基板11の表面をドライエッチングによってn型GaNコンタクト層12を露出させる。

【0025】

次に、図3（b）に示すように、露出したn型コンタクト層12の上面にTi/A1よりなるn側電極26を選択的に形成する。

【0026】

最後に、図3（c）に示すように、リッジ上の酸化膜24をフッ酸系の水溶液を用いたウェットエッチングを行なって除去した後、p型コンタクト層21の上面にストライプ状のNi/Auよりなるp側電極27を形成する。さらに、発光素子の共振器をドライエッチング及びへき開により形成し、その後、へき開した共振器の両端面にそれぞれ反射率が90%及び70%の SiO_2 及び二酸化チタン（ TiO_2 ）

よりなる高反射コートを施す。また、共振器長は1mm程度とした。

【0027】

第1の実施形態は、レーザ素子特性に以下に述べる大きな特徴を有している。

【0028】

本実施形態により作製したレーザ素子は、リッジ形状をドライエッチングで加工する際に、 p 型 $Al_{0.10}Ga_{0.90}N$ で構成されるエッチング停止層19の存在により、エッチングレートが p 型 $Al_{0.07}Ga_{0.93}N$ 第2クラッド層20よりも低下する。これはエッチング停止層19は p 型第2クラッド層20よりもAl組成が高いいためである。したがって、 p 型第2クラッド層20のエッチング深さは時間で制御するものの、エッチング時間が多少長くてもエッチング停止層19でエッチングレートが低下するため、制御性よく p 型クラッド層の残し厚をコントロールできる。実際に、本実施形態により作製したレーザ素子に室温で直流電流を流すと連続発振に到り、しきい値電流は45mA、スロープ効率は0.1W/Aになった。一方、エッチング停止層19を導入しない従来のレーザ素子では室温連続発振はするものの、しきい値電流は70mA、スロープ効率は0.05W/Aであった。本発明によるレーザ特性改善の原因は、エッチング停止層19の導入により p 型クラッド層の残し厚を厳密に精度良く最適値に加工できるようになり、活性層15への光閉じ込め効率が大幅に改善され、また活性層15へのエッチングダメージも回避されたことに起因している。さらに、エッチング停止層19の導入により、2インチ基板内でのエッチング残し厚ばらつきも抑制され、レーザ素子の歩留りも向上しコスト低下に大きく寄与する。

【0029】

(第2の実施形態)

以下、本発明の第2の実施形態について図面を参照しながら説明する。本実施形態は、GaN系レーザ素子において、ドライエッチングによるリッジ形状加工時に、 p 型クラッド層の残し厚制御を容易且つ確実にすることを目的とする。

【0030】

以下、本発明の第2の実施形態による半導体の製造方法の詳細について断面構造図(図4)を参照しながら説明する。

【0031】

まず、2インチサイズのサファイアよりなる基板28の表面を酸溶液を用いて洗浄を行なう。その後、洗浄した基板28をMOVPE装置（図示せず）の反応炉内のサセプターに保持し、反応炉を真空排気する。続いて、反応炉内を圧力が300 Torrの水素雰囲気とし、温度を約1100℃にまで昇温して基板28を加熱し表面のサーマルクリーニングを約10分間行なう。

【0032】

次に、反応炉を約500℃にまで降温した後、基板28上に、供給量25 mmol/minのトリメチルガリウム（TMG）と、供給量が7.5 L/minのアンモニア（NH₃）ガスと、キャリアガスとして水素とを同時に供給することにより、厚さが約20 nmのGaNよりなる低温バッファ層を成長させる。この時、V族原料とIII族原料の供給比は6500：1である。続いて、反応炉を約1000℃にまで昇温し、n型ドーパントとしてシラン（SiH₄）ガスも供給して、厚さが約4 mmでSi不純物濃度が約 $1 \times 10^{18} \text{ cm}^{-3}$ のn型GaNよりなるn型コンタクト層29を成長させる。次に、トリメチルアルミニウム（TMA）も供給しながら、厚さが約0.7 mmでSi不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のn型Al_{0.07}Ga_{0.93}Nよりなるn型クラッド層30を成長させる。続いて、厚さが約100 nmでSi不純物濃度が約 $1 \times 10^{18} \text{ cm}^{-3}$ のn型GaNよりなる第1の光ガイド層31を成長させた後、温度を約800℃にまで降温し、キャリアガスを水素から窒素に変更して、トリメチルインジウム（TMI）とTMGを供給して厚さが約3 nmのIn_{0.1}Ga_{0.9}Nよりなる歪量子井戸（3層）と厚さが約9 nmのGaNバリア層（2層）からなる多重量子井戸活性層32を成長させる。その後、再び反応炉内の温度を約1000℃にまで昇温しキャリアガスを窒素から水素に戻して、p型ドーパントであるビスシクロペンタジエニルマグネシウム（Cp₂Mg）ガスを供給しながら、厚さが約20 nmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型 Al_{0.15}G_{0.85}Nよりなるキャップ層33を成長させる。次に、厚さが約100 nmでMg不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のp型GaNよりなる第2の光ガイド層34を成長させる。続いて、厚さが約200 nmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型Al_{0.07}Ga_{0.93}Nよりなるp型第1クラッド層35を成長させる。次に、Mg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型Al_{0.10}Ga_{0.90}N（膜厚5 nm）とp型Al_{0.02}Ga_{0.98}N（膜厚5 nm）の5ペア

の超格子構造で構成されるエッティング停止層36（総膜厚50nm）を成長させる。図5にエッティング停止層36の断面構造図を示す。その後、厚さが約0.4mmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の型Al_{0.07}Ga_{0.93}Nよりなるp型第2クラッド層37を成長させ、その後、厚さが約0.1mmでMg不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のp型GaNよりなるp型コンタクト層38を成長させる。

【0033】

その後のレーザ素子構造の作製手順は上記の第1の実施形態と同様である。

【0034】

第2の実施形態は、レーザ素子特性に以下に述べる大きな特徴を有している。

【0035】

本実施形態により作製したレーザ素子は、p側にリッジ形状をドライエッティングで加工する際に、p型Al_{0.10}Ga_{0.90}N／p型Al_{0.02}Ga_{0.98}Nの超格子構造で構成されるエッティング停止層36の存在により、エッティングレートがp型Al_{0.07}Ga_{0.93}N第2クラッド層37よりも低下する。これはエッティング停止層36の平均Al組成（6%）はp型第2クラッド層37のAl組成（7%）よりも小さいが、エッティング停止層36を構成している超格子層の1つのAl組成（10%）がp型第2クラッド層37のAl組成よりも高いためである。したがって、p型第2クラッド層37のエッティング深さは時間で制御するものの、エッティング時間が多少長くてもエッティング停止層36でエッティングレートが低下するため、制御性よくp型クラッド層の残し厚をコントロールできる。実際に、本実施形態により作製したレーザ素子に室温で直流電流を流すと連続発振に到り、しきい値電流は45mA、スロープ効率は0.1W/Aになった。一方、エッティング停止層36を導入しない従来のレーザ素子では室温連続発振はするものの、しきい値電流は70mA、スロープ効率は0.05W/Aであった。本発明によるレーザ特性改善の原因は、エッティング停止層36の導入によりp型クラッド層の残し厚を厳密に精度良く最適値に加工できるようになり、活性層32への光閉じ込め効率が大幅に改善され、また活性層32へのエッティングダメージも回避されたことに起因している。さらに、エッティング停止層36の導入により、2インチ基板内でのエッティング残し厚ばらつきも抑制され、レーザ素子の歩留りも向上しコスト低下に大きく寄与する。

【0036】

(第3の実施形態)

以下、本発明の第3の実施形態について図6を参照しながら説明する。本実施形態は、GaN系レーザ素子において、ドライエッチングによるリッジ形状加工時に、p型クラッド層の残し厚制御を容易且つ確実にすることを目的とする。また、同時に活性層への光閉じ込め効率を向上させ、レーザ素子特性の向上を図ることも目的とする。

【0037】

以下、本発明の第3の実施形態による半導体の製造方法の詳細について断面構造図(図6)を参照しながら説明する。

【0038】

まず、2インチサイズのサファイアよりなる基板46の表面を酸溶液を用いて洗浄を行なう。その後、洗浄した基板46をMOVPE装置(図示せず)の反応炉内のサセプターに保持し、反応炉を真空排気する。続いて、反応炉内を圧力が300Torrの水素雰囲気とし、温度を約1100℃にまで昇温して基板46を加熱し表面のサーマルクリーニングを約10分間行なう。

【0039】

次に、反応炉を約500℃にまで降温した後、基板46上に、供給量25mmol/minのトリメチルガリウム(TMГ)と、供給量が7.5L/minのアンモニア(NH₃)ガスと、キャリアガスとして水素とを同時に供給することにより、厚さが約20nmのGaNよりなる低温バッファ層を成長させる。この時、V族原料とIII族原料の供給比は6500:1である。続いて、反応炉を約1000℃にまで昇温し、n型ドーパントとしてシラン(SiH₄)ガスも供給して、厚さが約4mmでSi不純物濃度が約1×10¹⁸cm⁻³のn型GaNよりなるn型コンタクト層47を成長させる。次に、トリメチルアルミニウム(TMA)も供給しながら、厚さが約0.7mmでSi不純物濃度が5×10¹⁷cm⁻³のn型Al_{0.07}Ga_{0.93}Nよりなるn型クラッド層48を成長させる。続いて、厚さが約100nmでSi不純物濃度が約1×10¹⁸cm⁻³のn型GaNよりなる第1の光ガイド層49を成長させた後、温度を約800℃にまで降温し、キャリアガスを水素から窒素に変更して、トリメチルインジウム(TMI)とTMГを供給

して厚さが約3nmの $\text{In}_{0.1}\text{Ga}_{0.9}\text{N}$ よりなる歪量子井戸（3層）と厚さが約9nmのGaNバリア層（2層）からなる多重量子井戸活性層50を成長させる。その後、再び反応炉内の温度を約1000°Cにまで昇温しキャリアガスを窒素から水素に戻して、p型ドーパントであるビスシクロペンタジエニルマグネシウム(Cp_2Mg)ガスを供給しながら、厚さが約20nmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型 $\text{Al}_{0.15}\text{G}_{0.85}\text{N}$ よりなるキャップ層51を成長させる。次に、厚さが約100nmでMg不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のp型GaNよりなる第2の光ガイド層52を成長させる。続いて、厚さが約200nmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型 $\text{Al}_{0.07}\text{G}_{0.93}\text{N}$ よりなるp型第1クラッド層53を成長させる。次に、Mg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型 $\text{Al}_{0.10}\text{G}_{0.90}\text{N}$ （膜厚45nm）とp型 $\text{Al}_{0.02}\text{G}_{0.98}\text{N}$ （膜厚40nm）の5ペアの超格子構造で構成されるエッチング停止層54（総膜厚50nm）を成長させる。図7にエッチング停止層54の断面構造図を示す。尚、エッチング停止層54の超格子構造の各膜厚は λ/n （4n）で設計される。ここで、 λ はレーザ素子の発振波長（400nm）、nは超格子構造の各層の屈折率である。この設計膜厚はブリッジ反射を起こす膜厚であるため、活性層50から外部へ漏れる光（迷光）が減少し、活性層50への光閉じ込め効率が向上することになる。その後、厚さが約0.4mmでMg不純物濃度が $5 \times 10^{17} \text{ cm}^{-3}$ のp型 $\text{Al}_{0.07}\text{G}_{0.93}\text{N}$ よりなるp型第2クラッド層55を成長させ、その後、厚さが約0.1mmでMg不純物濃度が $1 \times 10^{18} \text{ cm}^{-3}$ のp型GaNよりなるp型コンタクト層56を成長させる。

【0040】

その後のレーザ素子構造の作製手順は上記の第1の実施形態と同様である。

【0041】

第3の実施形態は、レーザ素子特性に以下に述べる大きな特徴を有している。

【0042】

本実施形態により作製したレーザ素子は、p側にリッジ形状をドライエッチングで加工する際に、p型 $\text{Al}_{0.10}\text{G}_{0.90}\text{N}/\text{p型}\text{Al}_{0.02}\text{G}_{0.98}\text{N}$ の超格子構造で構成されるエッチング停止層54の存在により、エッチングレートがp型 $\text{Al}_{0.07}\text{G}_{0.93}\text{N}$ 第2クラッド層55よりも低下する。これはエッチング停止層54を構成している超格子層の1つのAl組成（10%）がp型第2クラッド層55のAl組成よ

りも高いためである。したがって、p型第2クラッド層55のエッティング深さは時間で制御するものの、エッティング時間が多少長くてもエッティング停止層54でエッティングレートが低下するため、制御性よくp型クラッド層の残し厚をコントロールできる。実際に、本実施形態により作製したレーザ素子に室温で直流電流を流すと連続発振に到り、しきい値電流は40mA、スロープ効率は0.1W/Aになった。一方、エッティング停止層29を導入しない従来のレーザ素子では室温連続発振はするものの、しきい値電流は70mA、スロープ効率は0.05W/Aであった。本発明によるレーザ特性改善の原因は、エッティング停止層39の導入によりp型クラッド層の残し厚を厳密に精度良く最適値に加工できるようになり、活性層35への光閉じ込め効率が大幅に改善され、また活性層35へのエッティングダメージも回避されたことに起因している。さらに、エッティング停止層39がブラッギング反射を起こす膜厚で構成される超格子構造であるため、活性層35への光閉じ込め効率が向上したことにも起因している。また、エッティング停止層39の導入により、2インチ基板内でのエッティング残し厚ばらつきも抑制され、レーザ素子の歩留りも向上しコスト低下に大きく寄与する。

【0043】

(第4の実施形態)

本発明に係る第4の実施形態は、GaN系レーザ素子において、ドライエッティングによるリッジ形状加工時に、p型クラッド層の残し厚制御を容易且つ確実にすることを目的とする。

【0044】

以下、本発明の第4の実施形態による半導体の製造方法の詳細について説明する。

【0045】

レーザ結晶の成長方法は、上記第1の実施形態と同様である。引き続くレーザ素子の作製プロセスにおいて、p側のリッジ形状はドライエッティングで加工する。ただし、ドライエッティング装置にはHe-Cdレーザと光検出器が装備されている。このため、試料を装置から取り出すことなく、装置内でHe-Cdレーザを試料表面に入射することで、エッティング表面の半導体層を光学的に励起して光検出器で

励起されたフォットルミネッセンス(PL)光を受け、そのPL波長によりエッチング表面を実時間で非接触的に認識することができる。図8に、エッチング後の走査電子顕微鏡(SEM)で観察したエッチング深さとPL波長の関係を示す。例えば、p型 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ からなるp型第2クラッド層72をエッチングしている場合は波長程度を検出するが、エッチングがp型 $\text{Al}_{0.10}\text{Ga}_{0.90}\text{N}$ からなるエッチング停止層71に到達すると波長程度の短波長光を検出するようになる。これはエッチング停止層71のAl組成がp型第2クラッド層72のAl組成よりも大きいためである。また、エッチング停止層71が試料のエッチング最表面になると、エッチング停止層71からの短波長発光強度が最大になるため、その強度を測定することによってもエッチング表面を認識できる。この短波長光を検出した段階でエッチングを中止すれば、エッチング停止層71で精度良くエッチングを停止でき、制御性よくp型クラッド層の残し厚をコントロールできる。

【0046】

第4の実施形態は、レーザ素子特性に以下に述べる大きな特徴を有している。

【0047】

実際に、本実施形態により作製したレーザ素子に室温で直流電流を流すと連続発振に到り、しきい値電流は45mA、スロープ効率は0.1W/Aになった。一方、エッチング停止層19を導入しない従来のレーザ素子では室温連続発振はするものの、しきい値電流は70mA、スロープ効率は0.05W/Aであった。本発明によるレーザ特性改善の原因は、エッチング停止層19の導入およびエッチング装置内にHe-Cdレーザと光検出器を装備させることにより、p型クラッド層の残し厚を厳密に精度良く最適値に加工できるようになり、活性層15への光閉じ込め効率が大幅に改善され、また活性層15へのエッチングダメージも回避されたことに起因している。さらに、エッチング停止層19の導入により、2インチ基板内でのエッチング残し厚ばらつきも抑制され、レーザ素子の歩留りも向上しコスト低下に大きく寄与する。

【0048】

(第5の実施形態)

本発明に係る第5の実施形態は、GaN系レーザ素子において、ドライエッチン

グによるリッジ形状加工時に、p型クラッド層の残し厚制御を容易且つ確実にすることを目的とする。

【0049】

以下、本発明の第5の実施形態による半導体の製造方法の詳細について説明する。

【0050】

レーザ結晶の成長方法は、上記第1の実施形態と同様である。引き続くレーザ素子の作製プロセスにおいて、p側のリッジ形状はドライエッチングで加工する。ただし、ドライエッチング装置にはX線発生装置とX線検出器が装備されている。このため、試料を装置から取り出すことなく、装置内でX線を試料表面に入射することで、エッチング表面の半導体層からのX線回折を検出することでエッチング表面を実時間で非接触的に認識することができる。例えば、p型 $\text{Al}_{0.07}\text{Ga}_{0.93}$ Nからなるp型第2クラッド層72をエッチングしている場合は回折角度程度を検出するが、エッチングがp型 $\text{Al}_{0.10}\text{Ga}_{0.90}$ Nからなるエッチング停止層71に到達すると角度を検出するようになる。これはエッチング停止層71のAl組成がp型第2クラッド層72のAl組成よりも大きいためである。また、エッチング停止層71が試料のエッチング最表面になると、エッチング停止層71からのX線回折強度が最大になるため、その強度を測定することによってもエッチング表面を認識できる。このX線回折を検出した段階でエッチングを中止すれば、エッチング停止層71で精度良くエッチングを停止でき、制御性よくp型クラッド層の残し厚をコントロールできる。

【0051】

第5の実施形態は、レーザ素子特性に以下に述べる大きな特徴を有している。

【0052】

実際に、本実施形態により作製したレーザ素子に室温で直流電流を流すと連続発振に到り、しきい値電流は45mA、スロープ効率は0.1W/Aになった。一方、エッチング停止層71を導入しない従来のレーザ素子では室温連続発振はするものの、しきい値電流は70mA、スロープ効率は0.05W/Aであった。本発明によるレーザ特性改善の原因は、エッチング停止層71の導入およびエッチング装置内に

X線発生装置とX線検出器を装備させることにより、p型クラッド層の残し厚を厳密に精度良く最適値に加工できるようになり、活性層67への光閉じ込め効率が大幅に改善され、また活性層67へのエッティングダメージも回避されたことに起因している。さらに、エッティング停止層71の導入により、2インチ基板内でのエッティング残し厚ばらつきも抑制され、レーザ素子の歩留りも向上しコスト低下に大きく寄与する。

【0053】

【発明の効果】

本発明に係る第1の半導体の製造方法は、前記の目的を達成し、エッティングを停止させる半導体層を積層させる工程を備えている。

【0054】

第1の半導体の製造方法によると、エッティングを停止させる半導体層を導入することにより、制御性よく所望の位置でエッティングを停止することが可能になる。

【0055】

第2の半導体の製造方法によると、エッティングを停止させる半導体層が少なくともAl原子を含むことにより、エッティングに対する耐性が強くなり、制御性よく所望の位置でエッティングを停止することが可能になる。

【0056】

本発明に係る第3の半導体の製造方法は、前記の目的を達成し、前記第1の半導体製造方法において、エッティングを停止させる半導体層がエッティングで除去する半導体層よりもAl組成が高いために、エッティングレートの違いを利用してことで制御性よく所望の位置でエッティングを停止することが可能になる。

【0057】

第4の半導体の製造方法によると、エッティングを停止させる半導体層が $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) と $Al_yGa_{1-y}N$ ($0 \leq y \leq 1$, $x \neq y$) の複数層の超格子構造で構成される。このため、エッティングレートの違いを利用してことで制御性よく所望の位置でエッティングを停止することが可能になる。

【0058】

本発明に係る第5の半導体の製造方法は、前記の目的を達成し、前記第4の半導体製造方法において、エッティングを停止させる超格子構造の周期が波長350nmから500nmに対して反射鏡となり得る膜厚で構成される。このため、レーザ素子から放出される自然放出光を外部に漏らすことなく、有效地に誘導放出光に導くことが可能になる。

【0059】

第6の半導体の製造方法によると、前記第2から第5までの半導体製造方法において、エッティングがドライエッティングであり、ドライエッティング装置にエッティング表面の半導体層を認識できる装置が具備されている。このため、エッティングを停止させる半導体層がエッティングで除去される半導体層と異なる構成である場合、ドライエッティング装置内でエッティング停止半導体層の認識が可能になり、制御性よく所望の位置でエッティングを停止することが可能になる。

【0060】

本発明に係る第7の半導体の製造方法によると、ドライエッティング装置にエッティング表面の半導体層を認識できるレーザ光と光検出器を利用した装置が具備されている。このため、エッティングを停止させる半導体層がエッティングで除去される半導体層と異なる構成である場合、ドライエッティング装置内でエッティング停止半導体層の認識が可能になり、制御性よく所望の位置でエッティングを停止することが可能になる。

【0061】

第8の半導体の製造方法は、前記の目的を達成し、前記第6の半導体製造方法において、ドライエッティング装置にエッティング表面の半導体層を認識できるX線を利用した装置が具備されている。このため、エッティングを停止させる半導体層がエッティングで除去される半導体層と異なる構成である場合、例えば格子定数が異なる場合など、ドライエッティング装置内でエッティング停止半導体層の認識が可能になり、制御性よく所望の位置でエッティングを停止することが可能になる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係る半導体の製造方法を示す工程順の構成断面図

【図2】

本発明の第1の実施形態に係る半導体の製造方法を示す工程順の構成断面図

【図3】

本発明の第1の実施形態に係る半導体の製造方法を示す工程順の構成断面図

【図4】

本発明の第2の実施形態に係る半導体の構成断面図

【図5】

本発明の第3の実施形態に係るエッティング停止層の構成断面図

【図6】

本発明の第4の実施形態に係る半導体の構成断面図

【図7】

本発明の第5の実施形態に係るエッティング停止層の構成断面図

【図8】

本発明の第6の実施形態に係るエッティング深さとPL波長との関係を示す図

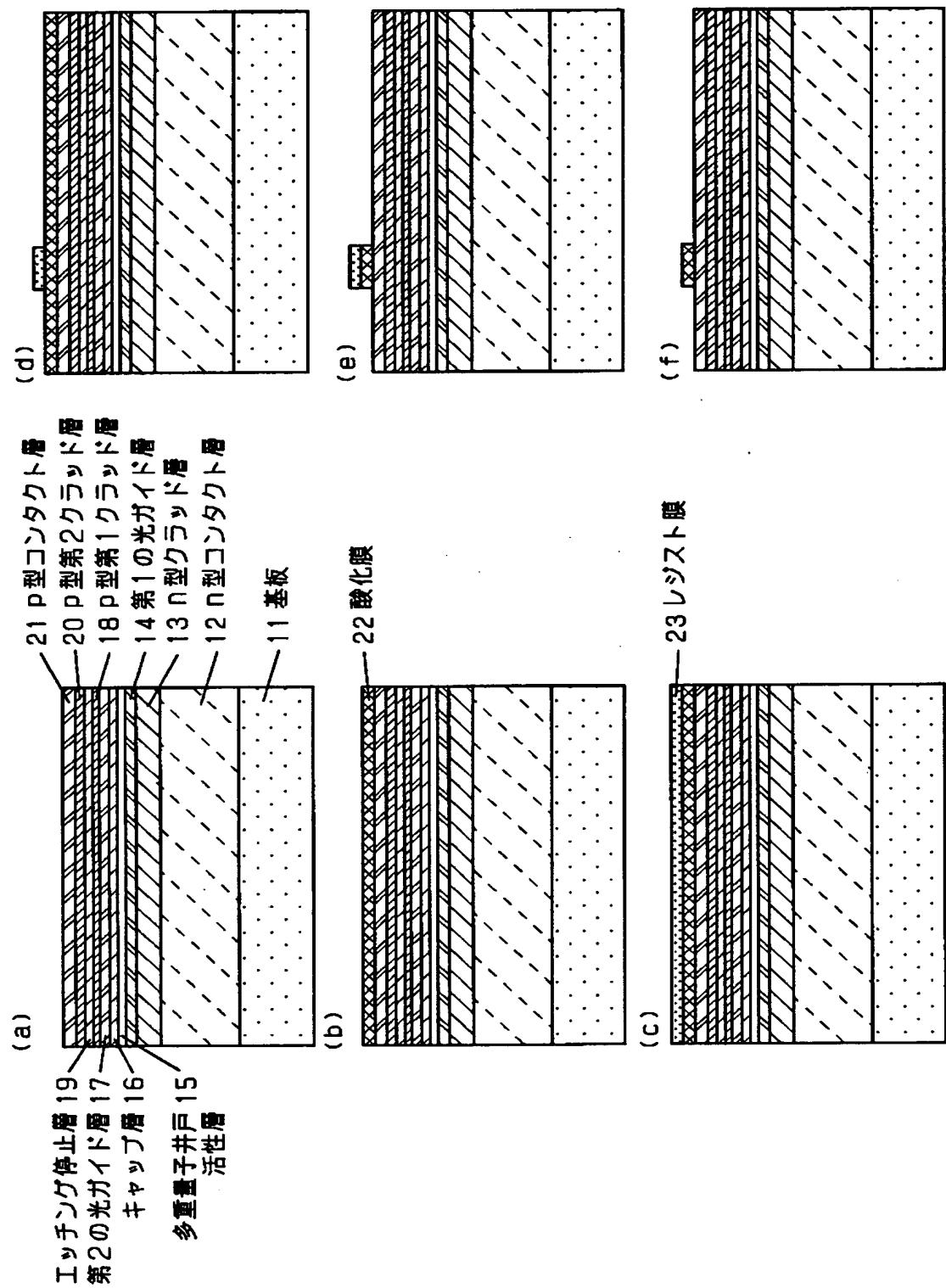
【符号の説明】

- 1 1 サファイア基板
- 1 2 n型GaNコンタクト層
- 1 3 n型AlGaNクラッド層
- 1 4 n型GaN光ガイド層
- 1 5 InGaN/GaN多重量子井戸活性層
- 1 6 p型AlGaNキャップ層
- 1 7 p型GaN光ガイド層
- 1 8 p型AlGaN第1クラッド層
- 1 9 p型AlGaNエッティング停止層
- 2 0 p型AlGaN第2クラッド層
- 2 1 p型GaNコンタクト層
- 2 2 SiO₂酸化膜
- 2 3 レジスト膜
- 2 4 SiO₂酸化膜

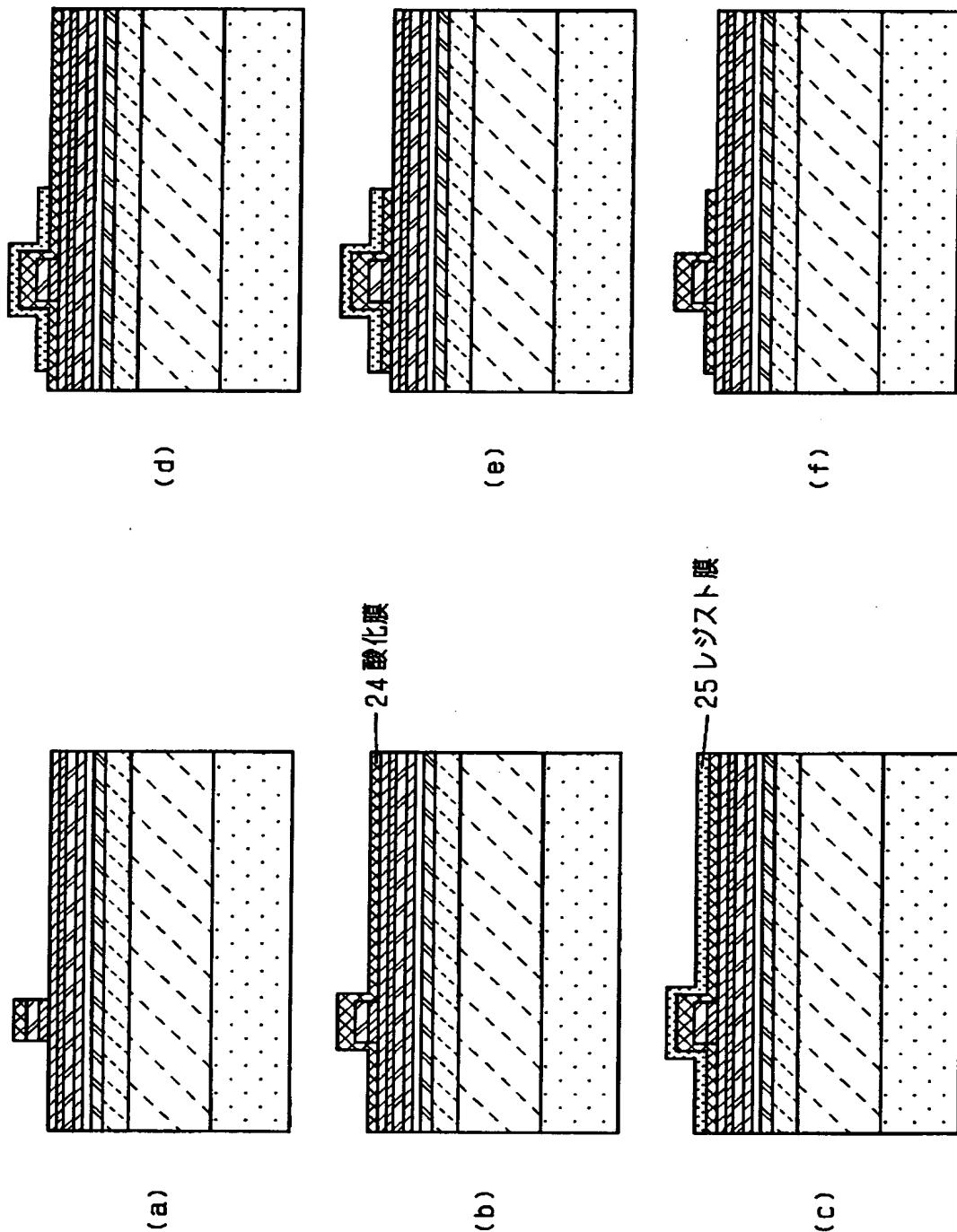
- 25 レジスト膜
- 26 n側電極
- 27 p側電極
- 28 サファイア基板
- 29 n型GaNコンタクト層
- 30 n型AlGaNクラッド層
- 31 n型GaN光ガイド層
- 32 InGaN/GaN多重量子井戸活性層
- 33 p型AlGaNキャップ層
- 34 p型GaN光ガイド層
- 35 p型AlGaN第1クラッド層
- 36 p型AlGaN/AlGaNエッチング停止層
- 37 p型AlGaN第2クラッド層
- 38 p型GaNコンタクト層
- 39 SiO₂酸化膜
- 40 n側電極
- 41 p側電極
- 42 p型AlGaN第1クラッド層
- 43 p型Al_{0.02}Ga_{0.98}N超格子構造
- 44 p型Al_{0.10}Ga_{0.90}N超格子構造
- 45 p型AlGaN第2クラッド層
- 46 サファイア基板
- 47 n型GaNコンタクト層
- 48 n型AlGaNクラッド層
- 49 n型GaN光ガイド層
- 50 InGaN/GaN多重量子井戸活性層
- 51 p型AlGaNキャップ層
- 52 p型GaN光ガイド層
- 53 p型AlGaN第1クラッド層

- 5 4 p型AlGaN/AlGaNエッチング停止層
- 5 5 p型AlGaN第2クラッド層
- 5 6 p型GaNコンタクト層
- 5 7 SiO₂酸化膜
- 5 8 n側電極
- 5 9 p側電極
- 6 0 p型AlGaN第1クラッド層
- 6 1 p型Al_{0.02}Ga_{0.98}N超格子構造(ブレガ反射膜厚)
- 6 2 p型Al_{0.10}Ga_{0.90}N超格子構造(ブレガ反射膜厚)
- 6 3 p型AlGaN第2クラッド層
- 6 4 n型GaNコンタクト層
- 6 5 n型AlGaNクラッド層
- 6 6 n型GaN光ガイド層
- 6 7 InGaN/GaN多重量子井戸活性層
- 6 8 p型AlGaNキャップ層
- 6 9 p型GaN光ガイド層
- 7 0 p型AlGaN第1クラッド層
- 7 1 p型AlGaNエッチング停止層
- 7 2 p型AlGaN第2クラッド層
- 7 3 p型GaNコンタクト層

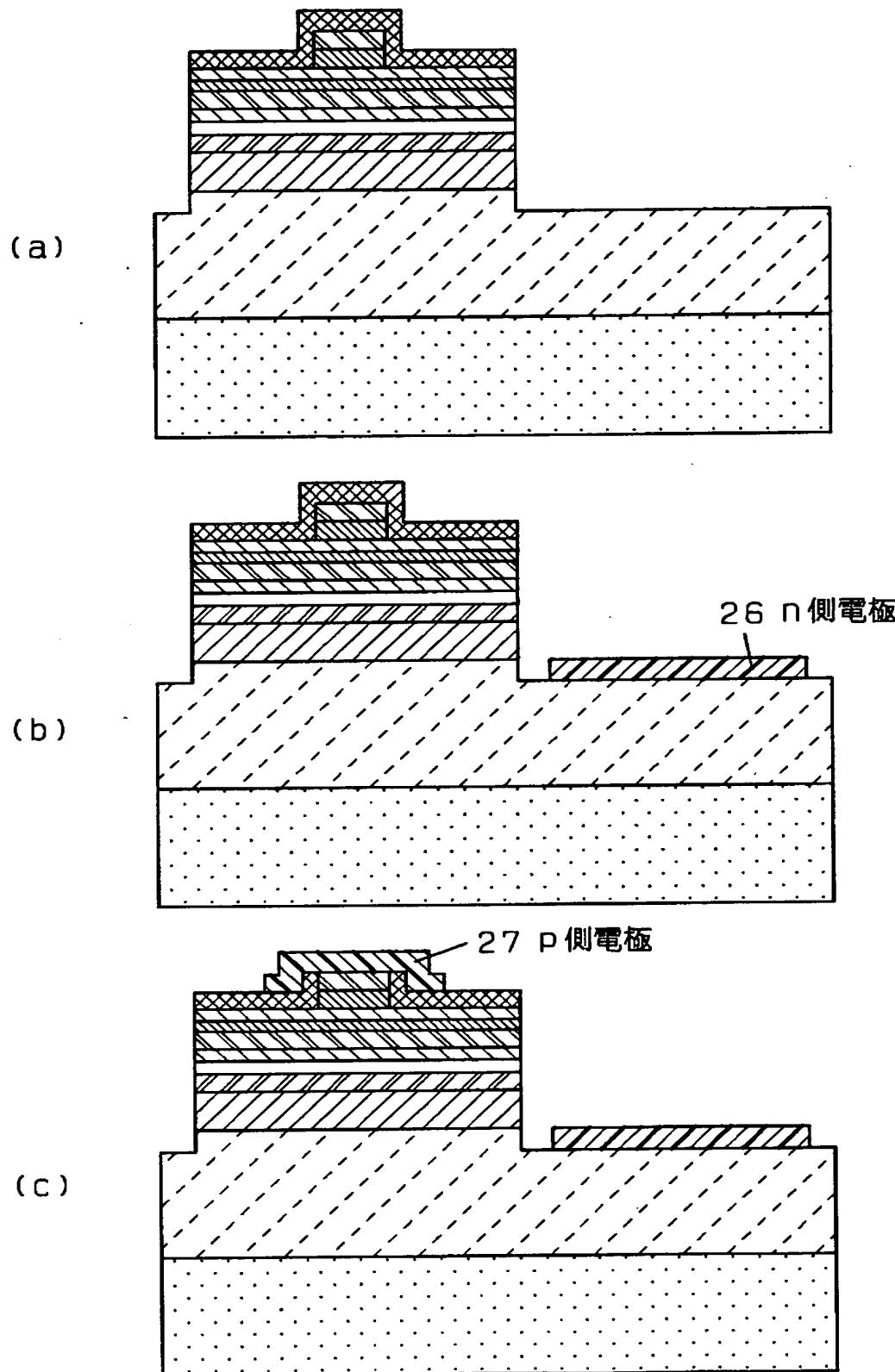
【書類名】 図面
【図1】



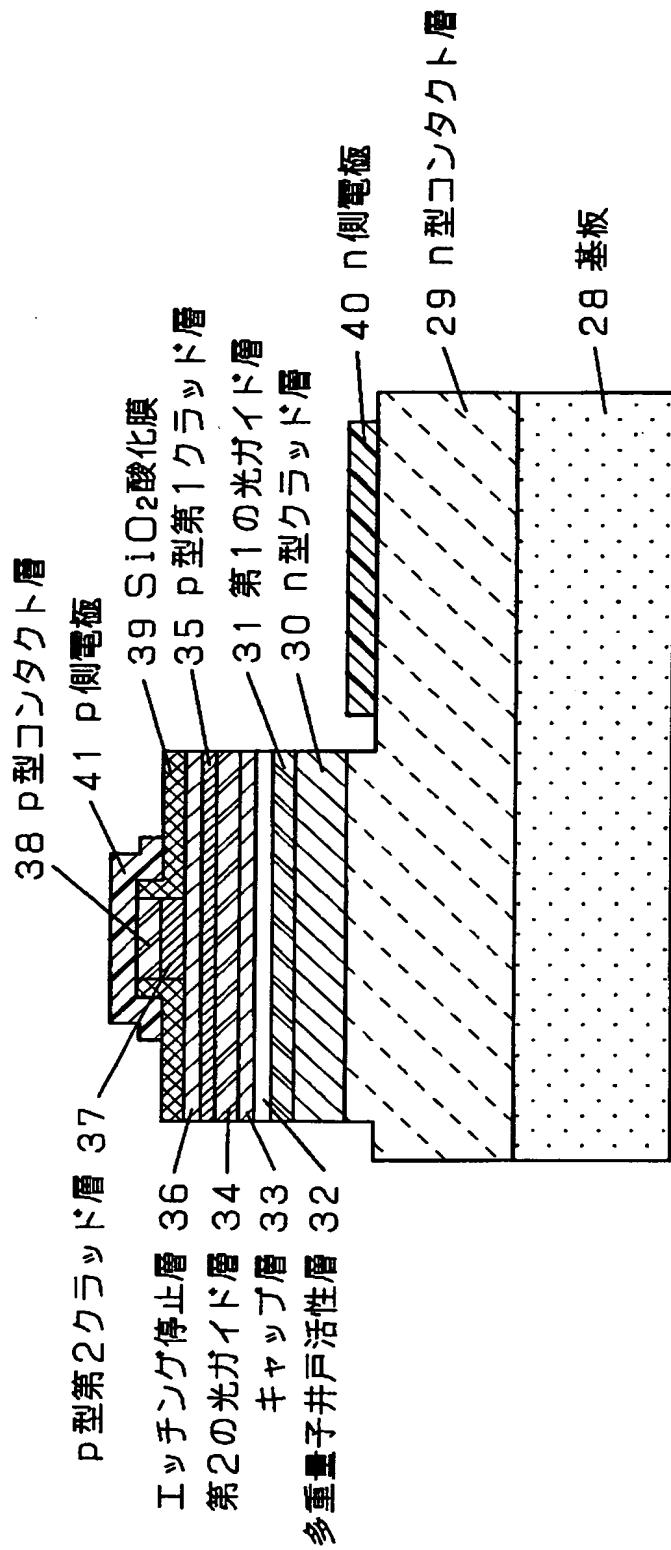
【図2】



【図3】

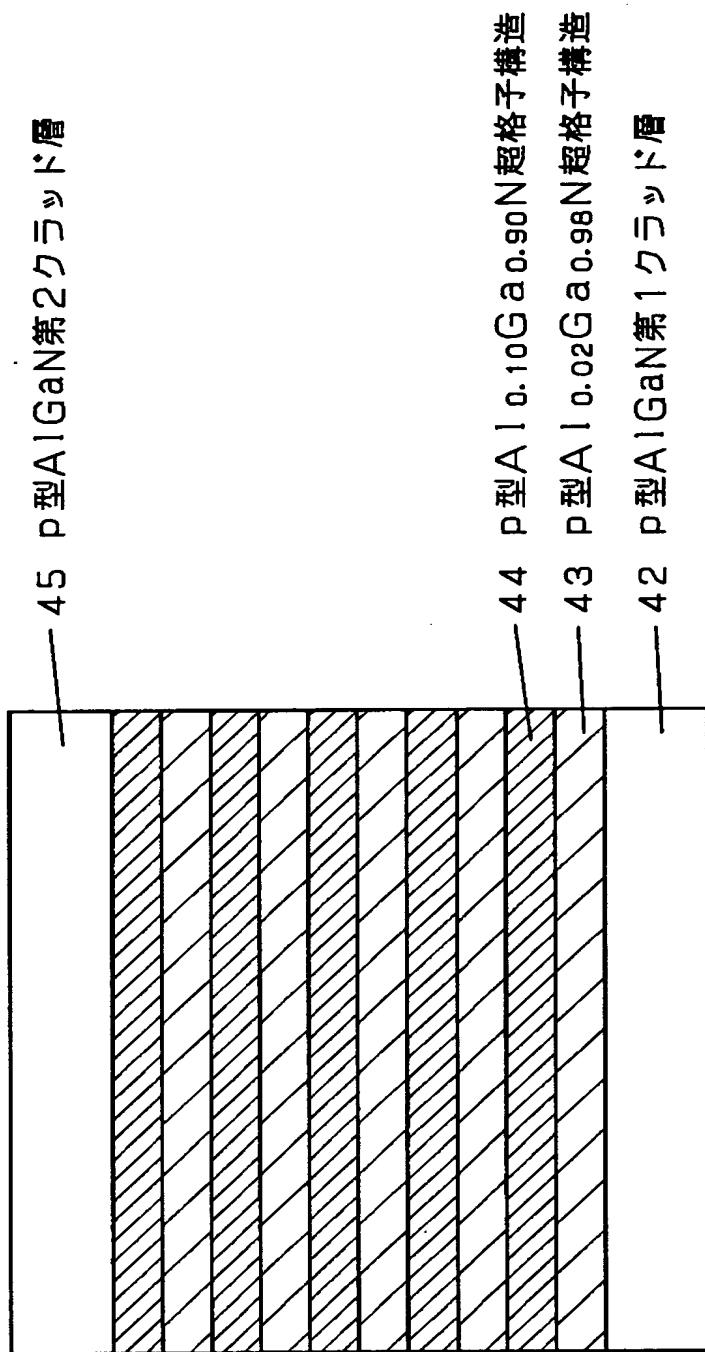


【図4】

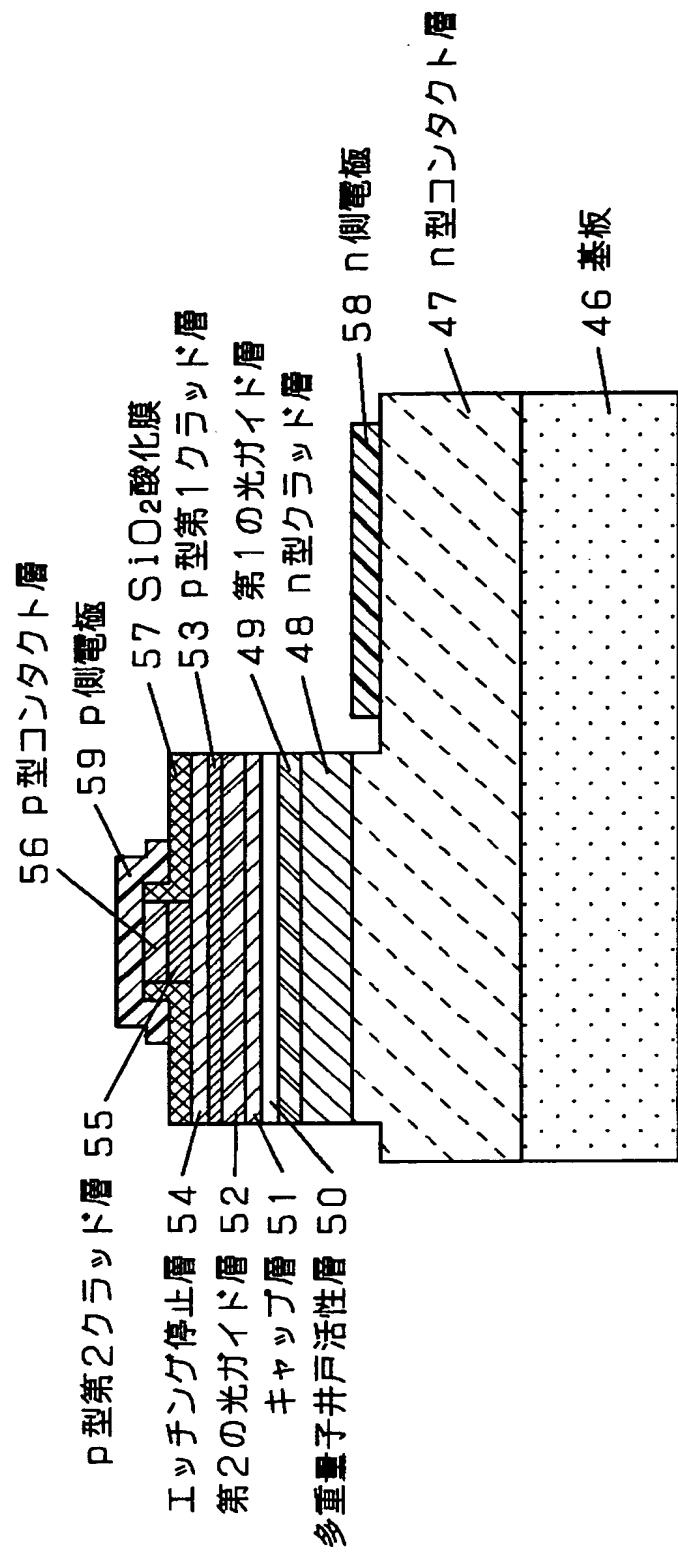


【図5】

36

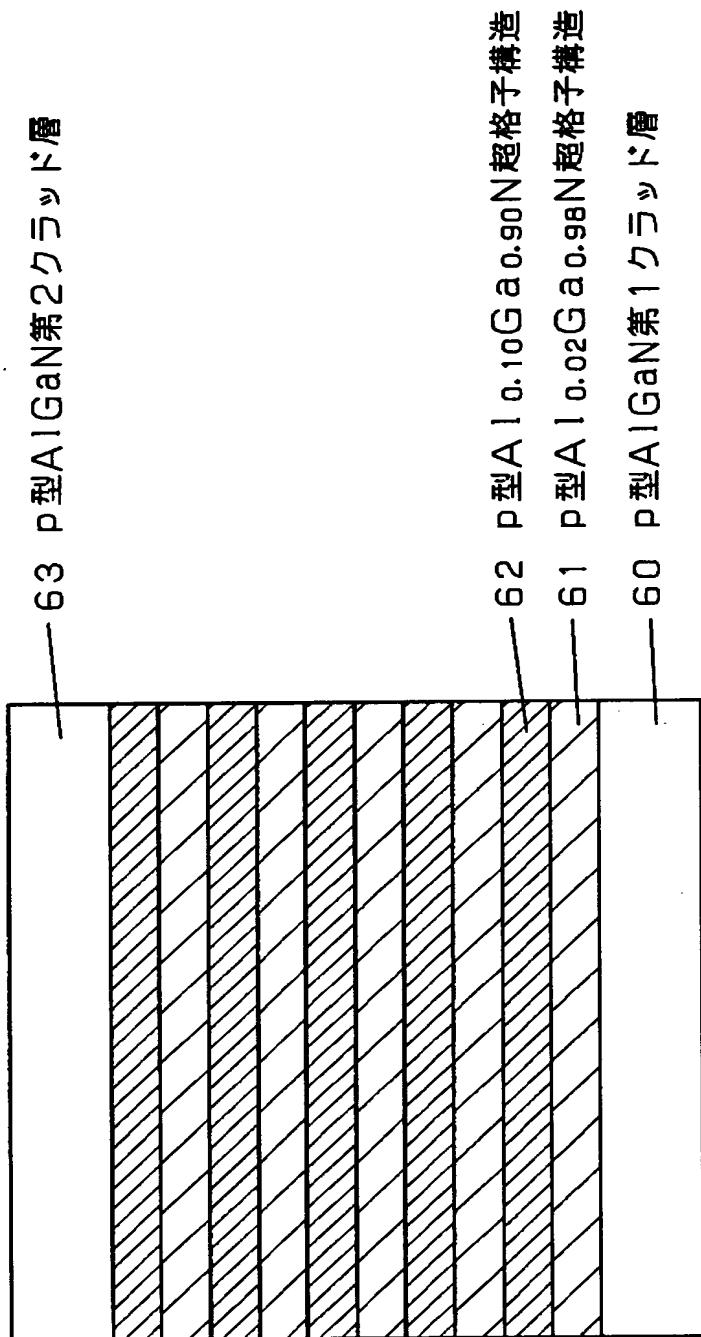


【図6】

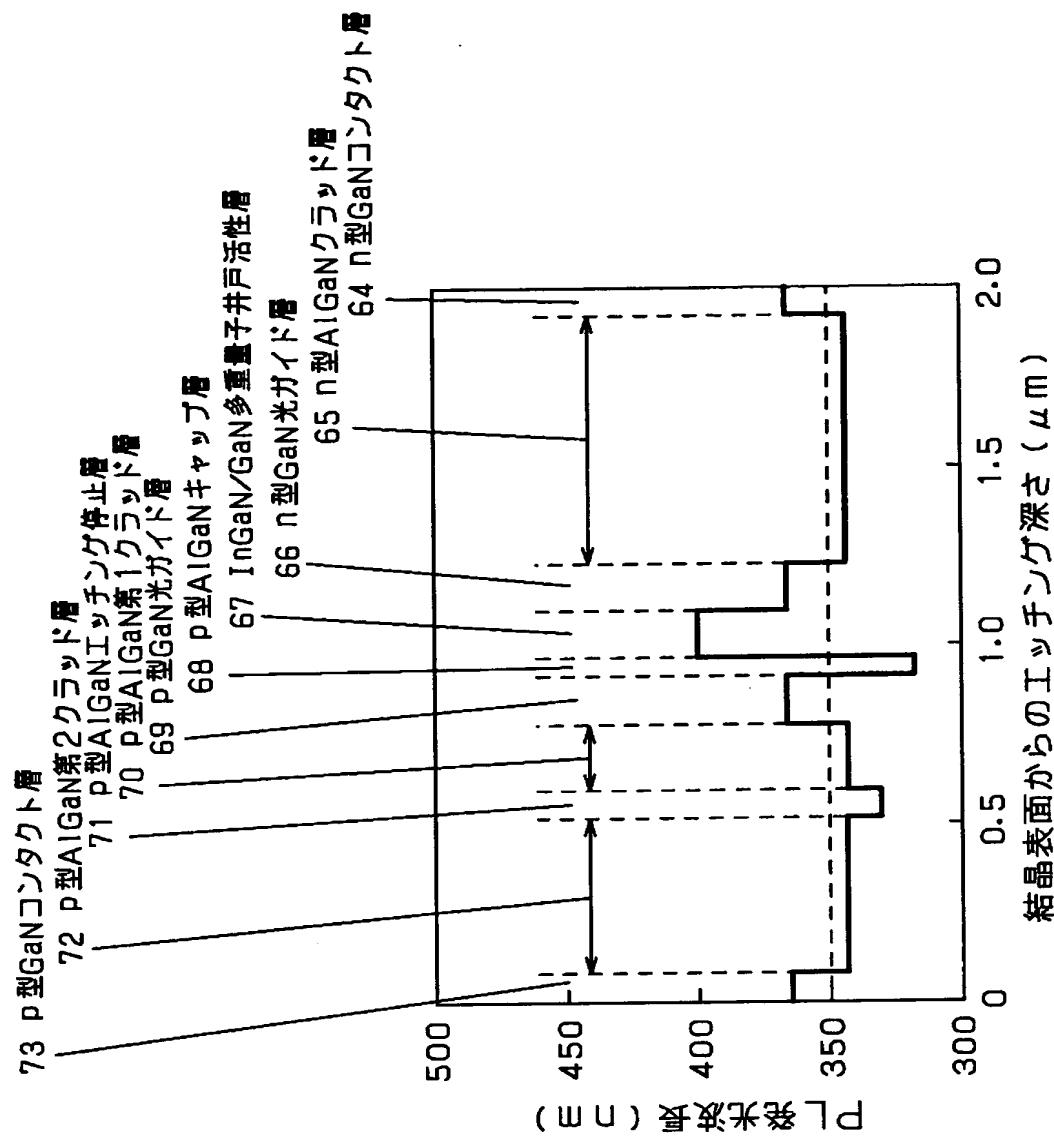


【図7】

54



【図8】



【書類名】 要約書

【要約】

【課題】 従来のGaN系半導体のドライエッチングは、あらかじめ混晶組成の異なる各GaN系半導体に対して各々エッチングレートを測定しておく必要がある。この方法ではエッチングレートをこまめに測定管理する必要があると同時に、温度やプラズマ状態等のドライエッチング条件も制御管理する必要があり、生産性や歩留りの低下およびコスト高騰を招くことになる。

【解決手段】 エッチングを停止させる半導体層を積層させる。

【選択図】 図4

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社